

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

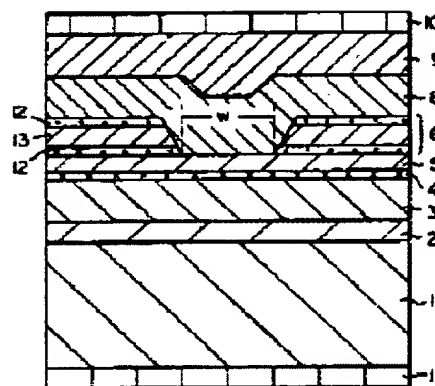
SEMICONDUCTOR LASER DEVICE

Patent number: JP62186582
Publication date: 1987-08-14
Inventor: YOSHIKAWA AKIO; others: 02
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- **International:** H01S3/18
- **European:**
Application number: JP19860028002 19860213
Priority number(s):

Abstract of JP62186582

PURPOSE: To obtain an element having uniform characteristics with excellent reproducibility, by making the carrier density of the both end-layers of a multilayer-type current blocking layer formed on a clad layer ununiform in the direction of layer thickness, and providing a stripe-type window at a specified position of the current blocking layer.

CONSTITUTION: On an N-type GaAs substrate 1 the following layers are grown in order; a buffer layer 3, a clad layer 3, an active layer 4, a clad layer 5 and a multilayer-type current blocking layer 6 composed of a GaAs buffer layer 12 and an N-type GaAs layer 13. In this process, the carrier density of the N-type GaAs layer is made ununiform in the direction of layer thickness. The current blocking layer 6 is subjected to etching, and a stripe-type window W is formed, on which a clad layer 8, a contact layer 9 and an electrode 10 are formed. An electrode 11 is formed on the opposite surface of the substrate 1. Thereby, a laser device can be manufactured with excellent reproducibility, which has uniform characteristics and oscillates in a fundamental transversal mode with a small current.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-186582

⑪ Int.Cl.⁴
H 01 S 3/18
// H 01 L 21/205

識別記号 庁内整理番号
7377-5F
7739-5F

⑬ 公開 昭和62年(1987)8月14日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体レーザ装置

⑮ 特 願 昭61-28002

⑯ 出 願 昭61(1986)2月13日

⑰ 発 明 者	吉 川 昭 男	門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	杉 野 隆	門真市大字門真1006番地	松下電器産業株式会社内
⑲ 発 明 者	広 瀬 正 則	門真市大字門真1006番地	松下電器産業株式会社内
⑳ 出 願 人	松下電器産業株式会社	門真市大字門真1006番地	
㉑ 代 理 人	弁理士 星野 恒可		

明 細 書

1. 発明の名称

半導体レーザ装置

2. 特許請求の範囲

基板上に形成され、活性層を含みかつ活性層上にクラッド層を有する二重ヘテロ構造からなる多層薄膜と、前記クラッド層上に形成され、前記クラッド層とは反対導電型を示す層を少なくとも1層含む多層からなり、さらに所定の位置にストライプ状の窓を有する電流阻止層とを具備し、前記多層の電流阻止層の両端の層内では層厚方向にキャリア濃度が不均一になっていることを特徴とする半導体レーザ装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、各種電子機器、光学機器の光源として、近年急速に用途が拡大し、需要の高まっている半導体レーザ装置に関するものである。

(従来の技術)

(1)

電子機器、光学機器のコヒーレント光源として半導体レーザに要求される重要な性能には、低電流動作、基本横モード発振があげられる。これらの性能を実現するためには、レーザ光が伝播する活性領域付近に電流を集中させるように、その拡がりを抑制し、かつ閉じ込める必要がある。このような構造を内部につくりつけた半導体レーザは、通常内部ストライプ型レーザと呼ばれる。(例えば、今井哲二他編著 化合物半導体デバイス(II) p. 214 ~ p. 215 参照)

以下、図面を参照しながら、上述したような従来の内部ストライプ型レーザを説明する。

第3図において、1はn型GaAs基板、2はn型GaAsバッファ層、3はn型AlGaAsクラッド層、4はAlGaAs活性層、5はp型AlGaAsクラッド層、14はn型GaAs電流阻止層、8はp型AlGaAsクラッド層、9はp型GaAsコンタクト層、10はp側オーミック電極、11はn側オーミック電極である。

以上のように構成された内部ストライプ型レー

(2)

ザについて、以下その製造方法および動作を簡単に説明する。

内部ストライプ型レーザは、2回の結晶成長工程で形成される。ここでは結晶成長工程にMOCVD法を用いる。1回目の結晶成長として、n型基板1上にn型GaAsバッファ層2、n型AlGaAsクラッド層3、AlGaAs活性層4、p型AlGaAsクラッド層5、n型GaAs電流阻止層14を順次成長させる。成長条件は、成長温度800℃、Ⅲ族元素に対するⅤ族元素の供給モル比(V/Ⅲ比)は2.0、成長速度は5μm/時である。次に、成長したn型GaAs層上に250μmピッチで幅5μmのストライプをフォトリソist膜により形成する。この時ストライプはn型GaAs基板の<011>方向に平行となるようにする。化学エッチングにより選択的にn型GaAs電流阻止層14を内部ストライプ幅wだけ完全に除去し、p型AlGaAsクラッド層5を露出させる。さらに、この内部ストライプを形成した面上にMOCVD法により、2回目の結晶成長を行なう。即ち、p型AlGaAsクラッド層8、p型GaAsコンタ

(3)

作電流値のばらつきを大きくする。

本発明は、上記問題点に鑑み、ウェハ面内でn型GaAs電流阻止層の層厚および電流阻止効果のばらつきを抑え、n型GaAs電流阻止層とこれを挟むp型AlGaAsクラッド層の間に、層厚方向にキャリア濃度が不均一になるバッファ層を挿入し、その結果同一ウェハ内の各レーザ素子間の動作電流等のばらつきを抑え、均一な素子を得やすい構造を持つ半導体レーザ装置を提供するものである。

(問題点を解決するための手段)

上記問題点を解決するために、本発明の半導体レーザ装置は、基板上に活性層を含みかつ活性層上にクラッド層を有する二重ヘテロ構造からなる多層薄膜が形成され、前記クラッド層上に、クラッド層とは反対導電型を示す層を少なくとも1層含む多層からなり、さらに所定の位置にストライプ状の窓を有する電流阻止層が形成され、その多層の電流阻止層の両端の層内では層厚方向にキャリア濃度が不均一になっていることから構成されている。

(5)

クト層9を順次成長させる。p側、n側にそれぞれオーミック電極10、11を形成し、素子が完成する。

p側電極10に(+)、n側電極11に(-)の電圧を印加すると、n型GaAs電流阻止層14とp型AlGaAsクラッド層5の界面のp-n接合部分だけが逆方向に、他は順方向に電圧が印加されることとなり、注入電流は内部ストライプ幅wからのみ流れ、その直下の活性層4に電流が集中し、その結果、低電流動作基本横モード発振が実現される。

(発明が解決しようとする問題点)

しかしながら上記のように、800℃以上の結晶成長温度でエピタキシャル成長を行なうと、p型AlGaAsクラッド層5、8中のp型ドーパントのZnがn型GaAs電流阻止層14中に拡散し、n型GaAs電流阻止層14の一部に、高濃度にZnで補償された変成層が形成されることがある。また、n型GaAs電流阻止層14の層厚およびそれに伴う電流阻止効果に局所的なばらつきを生じ、結果として、例えば同一ウェハ内の各レーザ素子間の動

(4)

(作用)

この構成により、ウェハ面内で均一性の良い、内部ストライプ構造をもつ、低しきい値、低電流動作、基本横モード発振する半導体レーザ装置を実現することができる。

(実施例)

以下、本発明の一実施例について図面を参照しながら説明する。

第1図は、本発明の一実施例の半導体レーザ装置の断面を示したものである。第1図において、1はn型GaAs基板、2はn型GaAsバッファ層、3はn型AlGaAsクラッド層、4はAlGaAs活性層、5はp型AlGaAsクラッド層、6は多層の電流阻止層、8はp型AlGaAsクラッド層、9はp型GaAsコンタクト層、10はp側オーミック電極、11はn側オーミック電極、12、12はGaAsバッファ層、13はn型GaAs層である。

第2図は、本実施例の半導体レーザ装置の作製過程を示す図で、5はp型AlGaAsクラッド層、6は多層の電流阻止層、7はフォトリソist膜であ

(6)

る。

次に、上記構成の半導体レーザ装置の製造方法を説明する。

ここでは、基板としてn型GaAs基板を用いる。まず、このn型GaAs基板1上に有機金属気相エピタキシャル成長法(MOCVD法)によりn型GaAsバッファ層2を $0.5\mu\text{m}$ 、n型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層3を $1.2\mu\text{m}$ 、 $\text{Al}_y\text{Ga}_{1-y}\text{As}$ 活性層4($0 \leq y < x$)を $0.1\mu\text{m}$ 、p型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層5を $0.3\mu\text{m}$ 、さらに、厚さ $0.2\mu\text{m}$ のGaAsバッファ層12、厚さ $0.5\mu\text{m}$ のn型GaAs層13(キャリア濃度 $5 \times 10^{16}\text{cm}^{-3}$)及び厚さ $0.2\mu\text{m}$ のGaAsバッファ層12からなる多層の電流阻止層6を順次成長させる。成長条件は、成長温度 800°C 、III族元素に対するV族元素の供給モル比は50、成長速度は $5\mu\text{m}/\text{時}$ 、全ガス流量は $10\text{L}/\text{分}$ である。

次に、第2図に示すように、n型GaAs基板1の $\langle 011 \rangle$ 方向に平行に、 $250\mu\text{m}$ ピッチで幅 $50\mu\text{m}$ のフォトレジスト膜7によるストライプ

(7)

ところで、2回のMOCVD法によるエピタキシャル成長中、p型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層5とp型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層8中のZnが、多層の電流阻止層6中に拡散する。SIMSにより、エピタキシャル層厚方向での多層の電流阻止層6中のGaAsバッファ層12、12内のZn濃度分布を調べた結果、p型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層5、8のキャリア濃度の値から、 $1 \times 10^{17}\text{cm}^{-3}$ までに不均一に変化していた。一方、第3図に示す従来の内部ストライプ構造では、 $w = 2\mu\text{m}$ で 50mA 程度の比較的高いしきい電流値で発振するものが多く見られた。また30素子でのしきい電流値の分散は、本発明のものが、従来のものに比較して約 $1/2$ となった。理由は明らかでないが、従来の構造だと、クラッド層5、8中のZnがn型電流阻止層中に高濃度に拡散し、拡散以前のクラッド層とn型電流阻止層の界面に変成層ができるためであると考えられる。

また、本発明の場合、不均一濃度のためにn型層のバンドが傾き、均一濃度の場合に比べ光生成された電子は接合付近に長く停まり、再結合する

(9)

を多層の電流阻止層6上に形成する。次いでフォトレジスト7をマスクとして化学エッチング法により多層の電流阻止層6の一部をp型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層5の表面が出るまで深さ方向にエッチングし、窓を形成する。

表面を清浄化した後、第1図に示すようにp型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ クラッド層8を $1.2\mu\text{m}$ 、p型GaAsコンタクト層9を $1.5\mu\text{m}$ の厚さでMOCVD法により成長させる。成長条件は1回目の結晶成長条件と同じである。

n型GaAs基板1上にAuGeNiによりn側オーミック電極11を、p型GaAsコンタクト層9上にAuZnによりp側オーミック電極10を形成し、素子が完成する。

作製した半導体レーザ素子をマウントし、電流を流して動作させると、第1図に示すwのストライプ幅で電流が狭窄される。ウェハ内での代表的なレーザ特性の一例をしきい電流値で表わすと $w = 2\mu\text{m}$ で 35mA の低しきい電流値が得られ、発振は安定な基本横モード発振であった。

(8)

確率が高くなる。その結果、光起電力が発生しにくく、電流阻止効果が失効しにくくなると考えられる。

なお、本実施例では、GaAs系、GaAlAs系半導体レーザについて述べたが、InP系や他の多元混晶系を含む化合物半導体を材料とする半導体レーザ装置についても同様に本発明を適用することができる。また、GaAsバッファ層の代わりにAlGaAs層をバッファ層に用いてもよい。

(発明の効果)

以上説明したように、本発明によれば、内部ストライプ構造を容易に再現性良く形成することが可能で、その結果、低しきい電流値で基本横モード発振する高性能半導体レーザ装置を提供することができ、その実用的効果は著しい。

4. 図面の簡単な説明

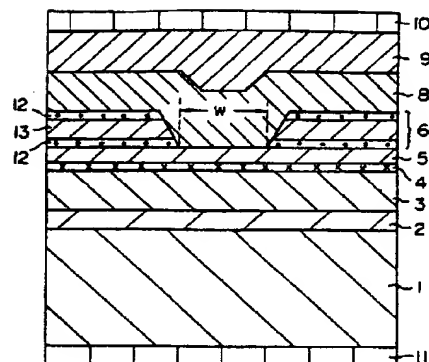
第1図は、本発明の一実施例の半導体レーザ装置の断面図、第2図は、同実施例の作製過程を示す図、第3図は、従来の半導体レーザ装置の断面図である。

1...n型GaAs基板、2...n型GaAsバッファ層、

(10)

3... n 型 AlGaAs クラッド層、4... AlGaAs 活性層、
 5... p 型 AlGaAs クラッド層、6... 多層の電流阻止
 層、7... フォトリソスト膜、8... p 型 AlGaAs クラ
 ッド層、9... p 型 GaAs コンタクト層、10... p 側
 オーミック電極、11... n 側オーミック電極、
 12... GaAs バッファ層、13... n 型 GaAs 層、w...
 内部ストライプ幅。

第 1 図



1... n 型 GaAs 基板
 2... n 型 GaAs バッファ層
 3... n 型 AlGaAs クラッド層
 4... AlGaAs 活性層
 5... p 型 AlGaAs クラッド層
 6... 多層の電流阻止層
 8... p 型 AlGaAs クラッド層
 9... p 型 GaAs コンタクト層
 10... p 側オーミック電極
 11... n 側オーミック電極
 12... GaAs バッファ層
 13... n 型 GaAs 層
 w... 内部ストライプ幅

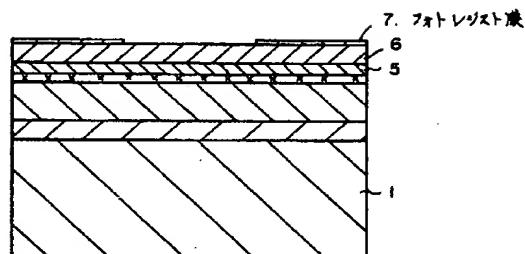
特許出願人 松下電器産業株式会社

代理人 星 野 恒



(11)

第 2 図



第 3 図

